

# 本国 特 許 庁 PATENT OFFICE JAPANESE GOVERNMENT

Remarks 30 Mg

別紙添付の警題に記憶されている事項は下記の出願警題に記憶されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 Date of Application:

1999年 2月26日

出 願 番 号 Application Number:

平成11年特許顯第050576号

出 願 人 Applicant (s):

キヤノン株式会社

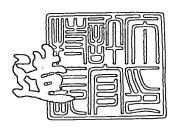
2000年12月22日

特 許 庁 長 官 Commissioner, Patent Office



Dal





【書類名】

特許願

【整理番号】

3927135

【提出日】

平成11年 2月26日

【あて先】

特許庁長官 伊佐山 建志 殿

【国際特許分類】

H01J 9/00

【発明の名称】

画像形成装置の製造方法

【請求項の数】

8

【発明者】

【住所又は居所】

東京都大田区下丸子3丁目30番2号 キヤノン株式会

社 内

【氏名】

茂木 聡史

【発明者】

【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会

社 内

【氏名】

小林 玉樹

【発明者】

【住所又は居所】

東京都大田区下丸子3丁目30番2号 キヤノン株式会

社 内

【氏名】

山本 敬介

【特許出願人】

【識別番号】

000001007

【氏名又は名称】

キヤノン株式会社

【代表者】

御手洗 冨士夫

【代理人】

【識別番号】

100085006

【弁理士】

【氏名又は名称】

世良 和信

【電話番号】

03-5643-1611

【選任した代理人】

【識別番号】 100106622

【弁理士】

【氏名又は名称】 和久田 純一

【電話番号】

03-5643-1611

【手数料の表示】

【予納台帳番号】 066073

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【包括委任状番号】 9703880

【プルーフの要否】

要

### 【書類名】 明細書

### 【発明の名称】 画像形成装置の製造方法

### 【特許請求の範囲】

### 【請求項1】

画像形成装置を構成する電子源の製造工程の中で、前記電子源を構成する電子 源基板と対向する位置に電極を配置させて、該電極と電子源基板間に高電圧を印 加するコンディショニング工程を有する画像形成装置の製造方法において、

前記電極のシート抵抗値がそれぞれ異なる複数種類のコンディショニング工程 を設けることを特徴とする画像形成装置の製造方法。

### 【請求項2】

前記電子源基板側を陰極として、前記電極との間に高電圧を印加することを特 徴とする請求項1に記載の画像形成装置の製造方法。

### 【請求項3】

前記電子源基板上に素子電極を形成する電極形成工程と、

該電極形成工程の後に行う第1コンディショニング工程と、

該第1コンディショニング工程の後に、前記素子電極間に導電性の薄膜を形成 する薄膜形成工程と、

該薄膜形成工程の後に、前記第1コンディショニング工程の際よりも大きなシート抵抗値である電極によって行う第2コンディショニング工程と、

該第2コンディショニング工程の後に、前記導電性の薄膜に電子放出部を形成 する電子放出部形成工程と、

該電子放出部形成工程の後に、前記第2コンディショニング工程の際よりも大きなシート抵抗値である電極によって行う第3コンディショニング工程と、

該第3コンディショニング工程の後に、前記第1コンディショニング工程の際よりも小さなシート抵抗値である電極によって行う第4コンディショニング工程と、を設けることを特徴とする請求項1または2に記載の画像形成装置の製造方法。

### 【請求項4】

画像形成装置を構成するアノードの製造工程の中で、前記アノードを構成するアノード基板と対向する位置に電極を配置させて、該電極とアノード基板間に高電圧を印加するコンディショニング工程を有する画像形成装置の製造方法において、

前記電極のシート抵抗値がそれぞれ異なる複数種類のコンディショニング工程 を設けることを特徴とする画像形成装置の製造方法。

### 【請求項5】

前記アノード基板側を陽極として、前記電極との間に高電圧を印加することを 特徴とする請求項4に記載の画像形成装置の製造方法。

### 【請求項6】

前記アノード基板上に、電子が衝突されることによって発光する蛍光膜を形成 する蛍光膜形成工程と、

該蛍光膜形成工程の後に行う第1コンディショニング工程と、

該第1コンディショニング工程の後に、該第1コンディショニング工程の際よりも小さなシート抵抗値である電極によって行う第2コンディショニング工程と、を設けることを特徴とする請求項4または5に記載の画像形成装置の製造方法

#### 【請求項7】

基板と電極間に形成する電界強度がそれぞれ異なるコンディショニング工程を 有することを特徴とする請求項1~6のいずれか一つに記載の画像形成装置の製 造方法。

### 【請求項8】

前記電極に印加する電圧値か、あるいは基板と電極間の距離のうち少なくとも 一方を変えることで、電界強度をそれぞれ異ならせることを特徴とする請求項7 に記載の画像形成装置の製造方法。

#### 【発明の詳細な説明】

[0001]

【発明の属する技術分野】

本発明は、電子源(カソード)と、電子源から放出された電子によって発光す

るアノードと、を備えた画像形成装置の製造方法に関するものである。

[0002]

【従来の技術】

近年、アノードとカソードからなる平板型画像形成装置は広く研究、開発がなされており、使用される電子源としては、例えば、電界放出素子や、表面伝導型電子放出素子などにより構成されたものが挙げられる。

[0003]

前者の電界放出素子を用いた一例としては、アメリカ特許第4884010号 が提案されている。

[0004]

また、後者の表面伝導型電子放出素子を用いた一例としては、アメリカ特許第 5066883号が提案されている。

[0005]

これらは、電子源の構造ならびに駆動の方法等に違いは見られるものの、共通 して見られる特徴は、複数の電子放出素子で構成される電子源よりなるカソード と、それに近接したアノードを有する点である。

[0006]

このカソードとアノードとの距離は、概ね数百μm~数mm程度である。

[0007]

ここで注意すべき点は、カソードならびに結線等の為の配線と、電子を引き付けるためのアノード電極が近接するために、大きな静電容量を生ずる点である。

[0008]

アノードには、通常電子を引き付ける為に数キロボルト〜数十キロボルトの高い正電位が印加され、そのために、アノードとカソードの両電極間には多大な電荷が蓄積される事になる。

[0009]

尚、本明細書では、アノードの形成された基板の事をアノード基板、アノードの形成された基板と対向して位置するカソードの形成された基板のことをカソード基板と略することにする。



このような大きな電位差を狭い電極間に与える場合、即ち強電界の状況下では 、アノードとカソード基板間で異常放電が生ずる場合がある。

[0011]

ここでいう異常放電とは、駆動に関わり、電子源から放出される正規の、或い は予想しうる或意味で定常的な放出電流とは区別される、アノードとカソードの 短絡を生ずるような大電流を伴う放電を指す。

[0012]

このような異常放電は、カソードとアノード基板間が不十分な真空であったり、或いは、電極形状に異常電場をもたらせるような問題があった場合などに生じるものと考えられる。

[0013]

このような異常放電が一度生ずると、アノードとカソード基板間の作る静電容量の大きさにもよるが、電流集中に起因する電極等の損傷や、ひどい場合には、 異常放電部と配線を介して接続された素子の破壊を生ずる真空中のアーク放電に 至る場合がある。

[0014]

このアーク放電は結果的に大電流をもたらし、電流による多量のジュール熱により、異常放電部の素子の破壊や、蒸発した粒子が他の素子や配線の短絡を引き起こす場合がある。

[0015]

また、電流集中により、カソードならびに結線のための配線の電位を不安定化させ、その結果、配線を介して接続された素子に損傷を与える場合もある。

[0016]

更に、この異常放電が生じた結果、二次的な異常放電を生ずる場合もある。

[0017]

この二次的な異常放電については不明な点も多いが、その原因の一つとして、 吸蔵ガス或いは電極金属の蒸気が放出され、真空度が局所的に悪化するなどの原 因により、生じているものと推測される。 [0018]

この二次的な異常放電は、連鎖的に生ずる場合があり、その結果、たとえ第一の異常放電ではダメージを生じない場合であっても、結果的に非常に大きなダメージを**曾せる場合がある**。

[0019]

従来、このような異常放電によるダメージを抑制する技術として、アーク放電が生じた場合に、アーク放電の間、大電流が外部電圧源からアノードを通り、そしてさらにイオン化した真空を通り、エミッタ(カソード)に電気アークとして流れる電流を制限する目的で、アノードと外部電圧源の間にインダクタを設ける技術が、特開平08-106847号公報に開示されている。

[0020]

尚、本明細書で用いられる異常放電とは、上述のアーク放電を含んだものである。

[0021]

また、真空中での放電を抑制する試みとしては、高電界を印加出来るように、「コンディショニング」と呼ばれる処理を施す方法が一般的に知られている。

[0022]

このコンディショニングとしては、一般に陽陰極表面の状態を変化させる目的で、使用に供する前に、予め高真空中で高電界を印加する、或いは、低圧の水素 ガス中でグロー放電を行わせる処理を施す方法などが知られている。

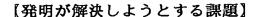
[0023]

例えば、「電気学会大学講座 高電圧工学 第二次改訂版」(財団法人 電気学会 編、オーム社1981年11月10日発行)には、真空放電に関して、火花放電の開始電圧を上昇させる手段として記載されている(39ページ11~12行)。

[0024]

尚、本明細書で用いられる異常放電とは、上述の火花放電を含んだものである

[0025]



しかしながら、上記のような従来技術の場合には、下記のような問題が生じて いた。

[0026]

上述したように、平板型画像形成装置においては、画素欠陥等を生ずる可能性 のある異常放電を生じない、或いは生じにくくする為の処理を施す事が肝要であ る。

[0027]

この処理の一手段として、製造工程中に予めアノードとカソードの間に電界を印加するコンディショニングの処理を施す事が考えられる。

[0028]

しかしながら、製造工程中にアノード基板とカソード基板間に電界を印加する場合には、製造工程のいつ実施するかにもよるが、先述の異常放電によるダメージを生じてしまう可能性がある。

[0029]

このダメージは、その後の製造工程に影響を及ぼし、結果的に画素欠陥を生ず る場合もある。

[0030]

また、一度の異常放電では致命的なダメージを生ずる事が無くても、先に述べ た二次的な異常放電により、ダメージを生ずる可能性もある。

[0031]

そこで、低圧の水素ガス中でグロー放電を行わせる処理も考えられるが、この場合、所望の領域のみを処理する事は困難であり、カソード基板に形成された電子源の、処理の必要の無い領域の微細構造まで処理してしまい、結果的に、電子源の特性や、後の工程に悪影響を及ぼす可能性がある。

[0032]

例えば、表面元素のスパッタリング、還元などである。

[0033]

また、処理時間の決定や、処理の有効性を確認するためには、結局先に述べた

アノードとカソードの間に電界を印加することが必要となり、そこで異常放電を 生じてしまい、ダメージを発生させてしまう可能性もある。

[0034]

そこで、真空中でアノードとカソードの間に電界を印加する処理を実施するに 当たり、異常放電を生じた場合に、ダメージを緩和する対策を施すコンディショ ニングの方法が重要であり、切望されてきた。

[0035]

このダメージを緩和する対策とは、コンディショニングの時に発生する異常放電の規模を小さくする、具体的には真空中でのアーク放電の規模を小さくする事、そして二次的に生ずる異常放電を抑制する事が必要である。

[0036]

上述の特開平08-106847号公報に開示された技術を図6に模式的に示す。

[0037]

図6において、21は基板、22はカソード電極、23はエミッタ、24はカ ソード導体、25は絶縁体、26はゲート、27はアノード、28はインダクタ 、29は抵抗、30は電圧ソースである。

[0038]

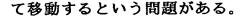
この技術は、電子放出素子として電界放出素子を用い、アノード27とエミッタ23 (カソード)間でアーク放電が生じている間、アノード27とエミッタ23間のアーク放電に関わり電圧ソース30から供給される電流を、インダクタ28を設ける事により、実質的に制限するものである。

[0039]

即ち、アーク放電が生じ、アノードの電位が低下した場合に、外部電源からの 電荷の注入を時間的に制限するものである。

[0040]

しかしながら、アノードとカソード基板間の静電容量が大きい大画面画像形成 装置においては、アノードならびにカソード基板に蓄積された電荷量が大きく、 この電荷が、異常放電の開始時にアノードの電位の低下に応じて放電経路を通し



[0041]

この電荷の移動が瞬時に行われた場合には、電流値はかなり大きなものとなる

[0042]

尚、当然ながらこの電流は、外部電源からアノードに流れ込む電流として観測 する事は出来ず、即ち、上述の外部電源からの電荷の注入を制限する方法では抑 制する事ができない。

[0043]

これは、異常放電が生じた場合に、低下したアノードの電位を回復させる、言い換えれば、アノードとカソード基板により構成されるコンデンサを充電する電流か、或いはアーク放電の結果アークを持続する電流としてのみ観測されるからである。

[0044]

このアノードの電位の低下に応じた電荷の移動は、異常放電時のアノード電位 の時間変化を測定する事により、概ねμ秒程度以下の時間スケールで生じること を、本発明者らは確認している。

[0045]

また、このアノードの電位の低下に対応した電流が、放電経路を通して流れる 事により、ダメージを引き起こす場合がある事も確認している。

[0046]

故に、コンディショニングを実施するに当たり、このアノードの電位の低下に 対応した電流が、放電経路を通じて流れるのを抑制することが必要になる。

[0047]

また、先述の通り、一度異常放電が生じることにより、二次的な異常放電を生ずる可能性もあり、この二次的な異常放電を防止する事も重要である。

[0048]

この二次的な異常放電は、連鎖的に生じた場合に、たとえ第一の異常放電では ダメージを生じなくても、結果的に非常に大きなダメージを齎せる場合があるの で確実に防止する事が必要である。

[0049]

即ち、コンディショニングを行う際に、異常放電に関わるダメージを抑制し、 且つ二次的に生ずるかもしれない異常放電を防止する事が重要である。

[0050]

本発明は上記の従来技術の課題を解決するためになされたもので、その目的と するところは、製造工程中や製品化後の使用時において異常放電の発生を抑制可 能とした信頼性に優れた画像形成装置の製造方法を提供することにある。

[0051]

【課題を解決するための手段】

上記目的を達成するために本発明にあっては、

画像形成装置を構成する電子源の製造工程の中で、電子源を構成する電子源基板と対向する位置に電極を配置させて、該電極と電子源基板間に高電圧を印加するコンディショニング工程を有する画像形成装置の製造方法において、

前記電極のシート抵抗値がそれぞれ異なる複数種類のコンディショニング工程 を設けることを特徴とする。

[0052]

前記電子源基板側を陰極として、前記電極との間に高電圧を印加するとよい。

[0053]

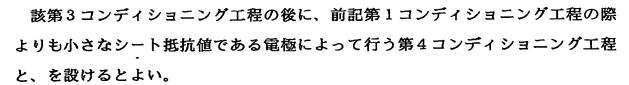
前記電子源基板上に素子電極を形成する電極形成工程と、

**該電極形成工程の後に行う第1コンディショニング工程と、** 

該第1コンディショニング工程の後に、前記素子電極間に導電性の薄膜を形成 する薄膜形成工程と、

該第2コンディショニング工程の後に、前記導電性の薄膜に電子放出部を形成 する電子放出部形成工程と、

該電子放出部形成工程の後に、前記第2コンディショニング工程の際よりも大きなシート抵抗値である電極によって行う第3コンディショニング工程と、



[0054]

また、画像形成装置を構成するアノードの製造工程の中で、アノードを構成するアノード基板と対向する位置に電極を配置させて、該電極とアノード基板間に 高電圧を印加するコンディショニング工程を有する画像形成装置の製造方法において、

前記電極のシート抵抗値がそれぞれ異なる複数種類のコンディショニング工程 を設けることを特徴とする。

[0055]

前記アノード基板側を陽極として、前記電極との間に高電圧を印加するとよい

[0056]

前記アノード基板上に、電子が衝突されることによって発光する蛍光膜を形成 する蛍光膜形成工程と、

該蛍光膜形成工程の後に行う第1コンディショニング工程と、

該第1コンディショニング工程の後に、該第1コンディショニング工程の際よりも小さなシート抵抗値である電極によって行う第2コンディショニング工程と、を設けるとよい。

[0057]

基板と電極間に形成する電界強度がそれぞれ異なるコンディショニング工程を 有するとよい。

[0058]

前記電極に印加する電圧値か、あるいは基板と電極間の距離のうち少なくとも 一方を変えることで、電界強度をそれぞれ異ならせるとよい。

[0059]

【発明の実施の形態】

以下に図面を参照して、この発明の好適な実施の形態を例示的に詳しく説明す

る。ただし、この実施の形態に記載されている構成部品の寸法、材質、形状、その相対配置などは、特に特定的な記載がない限りは、この発明の範囲をそれらの みに限定する趣旨のものではない。

[0060]

図1および図2を参照して、本発明の実施の形態に係る画像形成装置の製造方法について説明する。

[0061]

図1は本発明の実施の形態に係る画像形成装置の製造方法を示す模式図であり、(a)は、第一のコンディショニング工程について、(b)は第二のコンディショニング工程について示している。

[0062]

図中、1はコンディショニング工程を施す基板(アノード基板或いはカソード 基板)を、2は第一のコンディショニング工程において基板1に対向して配置す る電極を、3は第二のコンディショニング工程において基板1に対向して配置す る電極を、4は高圧電源を各々示す。

[0063]

なお、第一のコンディショニング工程に用いる電極2のシート抵抗値と、第二 のコンディショニング工程に用いる電極3のシート抵抗値は異なっている。

[0064]

ここで、シート抵抗とは、幅がwで長さが1の薄膜の抵抗RをR=Rs(1/w)とおいた時に現れるRs である。

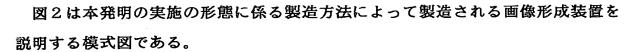
[0065]

上記コンディショニング工程に用いる電極のシート抵抗値によって、異常放電 発生時に電子源基板或いはアノード基板1と対向する電極間に蓄積された電荷が 放電経路を流れる際の電荷量を制御することができる。

[0066]

すなわち、抵抗値が高いほど電極の部分での電荷の移動を抑制できるため、これによって放電経路においても電荷の移動を抑制できるのである。

[0067]



[0068]

図2中、5はカソード基板を、6はアノード基板を、7は高圧電源を各々示す

[0069]

まず、図2を用いて画像形成装置の動作原理を説明する。

[0070]

カソード基板5には複数の電子放出素子が形成され、アノード基板6には蛍光体等の発光手段が備えられる。

[0071]

カソード基板5から放出された電子ピームに十分な加速電圧を与えるために、 アノード基板6には高圧電源7によりカソード基板5に対して数キロボルト~数 十キロボルトの正電位が印加される。

[0072]

このような状況下で、カソード基板5に形成された電子放出素子から制御された電子が放出され、アノード基板6に形成された蛍光体を発光させる。

[0073]

この場合の電子の流れは、本明細書でいう異常放電とは区別されるものである

[0074]

尚、アノード基板6とカソード基板5は、通常真空に保持され、カソード基板 5とアノード基板6の距離は、放出電子の平均自由工程よりも小さくなっている

[0075]

さて、このような状況を安定に実現するために、本発明の実施の形態に係る製造方法が適用される。

[0076]

図1を用いて、製造方法について説明する。



本実施の形態による製造工程においては、アノード基板或いはカソード基板を 製造する工程の所望の段階で、アノード基板或いはカソード基板1表面に電界を 印加する工程を設ける。

[0078]

アノード基板或いはカソード基板1に予め電界を印加する目的としては、基板 の耐圧を確認する事、および基板の耐圧を上昇させること等である。

[0079]

このため、本工程で基板の表面に印加する電界は、後に画像形成装置として使 用する際に印加される電界と同程度か、あるいはそれよりも高いことが好ましい

[0800]

基板表面に印加される電界は、基板に対向して配置された電極2,3と基板1間に印加される電圧(高圧電源4の電圧)、基板1と電極2,3間の距離等によって決定できる。

[0081]

なお、電圧の印加は、直流的、パルス状等、どのようなものであっても良く、 また、印加電圧を漸増させながら実施してもよい。

[0082]

コンディショニング工程において、高いシート抵抗値を有する電極を用いると 、上述のように異常放電発生時に基板1と対向する電極間に蓄積された電荷が放 電経路を流れるのを抑制する事ができる。

[0083]

これにより、大規模なアーク放電に至らしめないか、或いは、その規模を著し く縮小した状態にする事が可能であり、二次的に生ずる異常放電をも防止するこ とが出来る。

[0084]

すなわちコンディショニング工程において、基板1上に生ずるダメージを大幅 に緩和して基板1の耐圧を上昇させることが可能となる。 [0085]

製造工程中のどの工程でコンディショニング工程を行なうかは特に限定される ものではないが、例えば、放電の原因となりうる異物などが導入されうる工程の 後に行なうことが考えられる。

[0086]

上記のように、電極のシート抵抗が高いほど、本工程における放電電流が抑制できる。

[0087]

しかしながら、異物によっては、コンディショニング工程において効果的に耐 圧を上昇させる為には一定以上の放電電流を必要とすることもある。

[0088]

このため、本工程において用いる電極のシート抵抗は、基板の構成や想定される異物の種類等によって適宜選択されるものであり、上述のように、シート抵抗値の異なる電極により行う異なる種類のコンディショニング工程、すなわち、第一のコンディショニング工程および第二のコンディショニング工程を適宜選択して行う。

[0089]

このように、本工程を実施する事により、異常放電の発生を抑制した画像形成 装置の製造が可能となる。

[0090]

さらに、本実施の形態によるコンディショニング工程を行なうことにより、本 工程で発生しうるダメージを緩和でき、これにより歩留まり良く基板を製造する ことが可能となる。

[0091]

【実施例】

以下、より具体的な実施例について説明する。

[0092]

まず、上述の発明の実施の形態に基づいた製造工程を含む工程によって、カソ ード基板 (電子源基板)を製造する場合について説明する。 [0093]

なお、電子放出素子として、表面伝導型電子放出素子がマトリクス配置された 電子源により構成されているカソード基板を製造した。

[0094]

この電子源の形成されたカソード基板の模式図を図3に示す。

(0095)

図3中、11はx方向配線、12はy方向配線、13は表面伝導型電子放出素 子である。

[0096]

本実施例においては、y方向720素子(n=720)、x方向240素子(m=240)からなるものを製造した。

[0097]

尚、表面伝導型電子放出素子13には、対向する素子電極が設けられており、 また、この素子電極間には導電性薄膜が形成されている。

[0098]

さらに導電性薄膜には不図示の電子放出部が形成されている。

[0099]

そして、コンディショニング工程においては、カソード基板の電子放出部を形成する面がコンディショニング用電極と対向するように配置する。

[0100]

また、カソード基板上の配線は接地し、コンディショニング用電極は高圧電源と接続する。

[0101]

なお、カソード基板とコンディショニング用電極の距離は2 mmとなるよう絶 縁体で支持する。

[0102]

以下、製造工程について、工程順に説明する。

[0103]

(電極形成工程)

まず、カソード基板上に素子電極をフォトリソ法により、x方向配線、y方向 配線及びそれらの交差する場所に設けられた層間絶縁層(不図示)を印刷法によ り形成した。

[0104]

(第1コンディショニング工程)

第1コンディショニング工程では、シート抵抗が $10^3\Omega$ / $\Box$ の電極を用いた

[0105]

高圧電源より正の高圧を電極に印加し、第1コンディショニング工程を開始する。

[0106]

ここで、本実施例ではパルス幅 200ms, 1Hzの矩形波を電極に印加、波高値は、30kVまで 10V/秒のレートで昇圧した。

[0107]

尚、本工程における異常放電を検知する目的で、フォトマルを用いて発光測定 を同時に行なったところ、本工程では3回の異常放電を検知した。

[0108]

(薄膜形成工程)

つづいて、素子電極間に導電性薄膜をBJ法(バブルジェット方式(インクジェット方式の一種)によって行う方法)にて形成した。

[0109]

(第2コンディショニング工程)

第2コンディショニング工程では、シート抵抗が $10^5\Omega$ / $\square$ の電極を用いた

[0110]

本工程では、第1コンディショニング工程と同様の方法で電界の印加を行なった。

[0111]

なお、本工程においては、5回の異常放電が検知された。

[0112]

(電子放出部形成工程)

さらに、上述した導電性薄膜に電子放出部を形成する工程を実施した。

[0113]

(第3コンディショニング工程)

第3コンディショニング工程では、シート抵抗が $10^7\Omega$ / $\square$ の電極を用いた

[0114]

本工程では、高圧電源より正の高圧を電極に印加した。

[0115]

そして、本工程では直流電圧を25kVまで、10V/秒のレートで昇圧する 事により実施した。

[0116]

なお、本工程においては、異常放電は1回検知された。

[0117]

(第4コンディショニング工程)

最後に第4コンディショニング工程を行なった。

[0118]

用いた電極のシート抵抗は数 $\Omega$ /口であり、高圧電源より20kVの直流電圧を印加し30分間保持した。

[0119]

なお、本工程では、異常放電は検知されなかった。

[0120]

次に、上述の発明の実施の形態に基づいた製造工程を含む工程によって、アノード基板を製造する場合について説明する。

[0121]

図4は、本実施例に係る製造工程によって製造されたアノード基板の構成を示す模式図であり、(a)は平面図,(b)は側面図である。

[0122]

図中、16は電子線を加速させるために必要な高圧を印加するための高圧取り出し部、17はメタルバック、18は蛍光体を示す。

[0123]

コンディショニング工程においては、アノード基板はメタルバック及び蛍光膜 が形成された面が電極と対向するように配置する。

[0124]

また、アノード基板は高圧取り出し部を接地し、コンディショニング用電極は 高圧電源と接続する。

[0125]

また、カソード基板とコンディショニング用電極の距離は2mmとなるよう絶 縁体で支持する。

[0126]

(第1コンディショニング工程)

既に、蛍光膜が形成された(蛍光膜形成工程)アノード基板に対して、第1コ ンディショニング工程を行なう。

[0127]

ここで、このコンディショニング工程においては、シート抵抗が10<sup>10</sup>Ω/ロの電極を用い、高圧電源より負の高圧を電極に印加し、第1コンディショニング工程を開始する。

[0128]

本実施例では直流電圧を、0kVから-30kVまで-10V/秒のレートで 昇圧し、その後1時間-30kVで保持する事により実施した。

[0129]

尚、本工程における異常放電を検知する目的で、フォトマルを用いて発光測定 を同時に行なったところ、本工程では1回の異常放電を検知した。

[0130]

(第2コンディショニング工程)

続いて、第2コンディショニング工程を行なう。

[0131]

本工程では、シート抵抗が数Ω/□の電極を用い、高圧電源より高圧を印加し 、第2コンディショニング工程を行なった。

[0132]

本工程では-20k V直流電圧30分間保持する事により実施した。

[0133]

なお、本工程においては、異常放電は検知されなかった。

[0134]

以上により作成したカソード基板とアノード基板を用いて、画像表示部を製造 した。

[0135]

図5は本発明の実施の形態に係る製造方法によって製造された画像形成装置の 概略構成図である。

[0136]

図5において、図3及び図4と同じ部位には、同じ記号を示してある。

[0137]

また、図中、14はカソード基板10を支えるリアプレート、18は蛍光体、 17はメタルバック、19はアノード基板15とカソード基板10を固定する支 持枠である。

[0138]

なお、カソード基板とアノード基板の距離は2mmである。

[0139]

また、表面伝導型電子放出素子13には対向する素子電極が設けられており、 この素子電極間に15V程度の電圧を印加する事により、この電極間には素子電 流Ifが流れ、同時に電子放出が行われる。

[0140]

さて、上述のように、本発明の実施の形態に係る製造方法により製造した画像形成装置の特性を評価するために、以下の評価実験を行った。

[0141]

まず、アノードに10kVの高電圧を印加し、カソード基板10のx方向配線

11、具体的にはDox1, Dox2, ・・・・Dox(m-1), Doxm、及び、y方向配線12、具体的にはDoy1, Doy2, ・・・・Doy(n-1), Doynに接続された不図示のドライバーユニットを駆動する事により、画像を表示させ、画素欠陥の有無を調査した。

[0142]

その結果、異常放電に関わると思われる画素欠陥は見付からず、即ち、コンディショニング工程でダメージを与えていないことが判明した。

[0143]

続いてこの状態で、様々な画像を表示させながら、300時間の耐久試験を行った。

[0144]

その結果、異常放電を一度も生ずる事はなく、良好な画像を保持していた。

[0145]

このことから、本発明の実施の形態に係る画像形成装置の製造方法により製造される画像形成装置が、異常放電の抑制に有効である事が示された。

[0146]

【発明の効果】

以上説明したように、本発明は、シート抵抗値がそれぞれ異なる電極を用いて 行う、複数種類のコンディショニング工程を設けることによって、製造工程中や 製品化後の使用時において異常放電の発生を抑制可能とし、信頼性が向上する。

【図面の簡単な説明】

【図1】

本発明の実施の形態に係る画像形成装置の製造方法を示す模式図である。

【図2】

本発明の実施の形態に係る製造方法によって製造される画像形成装置を説明する模式図である。

【図3】

本発明の実施の形態に係る製造方法によって製造される画像形成装置を構成するカソード基板の模式図である。



本発明の実施の形態に係る製造方法によって製造される画像形成装置を構成するアノード基板の模式図である。

### 【図5】

本発明の実施の形態に係る製造方法によって製造された画像形成装置の概略構成図である。

### 【図6】

従来技術に係る画像形成装置のアーク電流を制限する技術を示す模式図である

#### 『符号の説明》

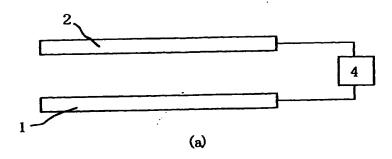
- 1 アノード基板或いはカソード基板
- 2 (第一のコンディショニング工程において基板1に対向して配置する)電極
- 3 (第二のコンディショニング工程において基板1に対向して配置する)電極
  - 4 高圧電源
  - 5 カソード基板
  - 6 アノード基板
  - 7 高圧電源
  - 8 制御信号
  - 10 カソード基板
  - 11 x方向配線
  - 12 对方向配線
  - 13 表面伝導型電子放出素子
  - 14 リアプレート
  - 16 高圧取り出し部
  - 17 メタルバック
  - 18 蛍光体
  - 19 支持枠

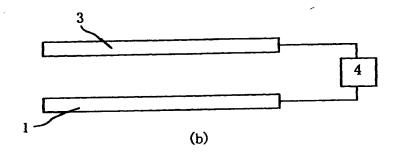
- 21 基板
- 22 カソード電極
- 23 エミッタ
- 24 カソード導体
- 25 絶縁体
- 26 ゲート
- 27 アノード
- 28 インダクタ
- 29 抵抗
- 30 電圧ソース

【書類名】

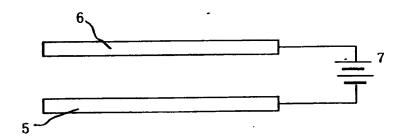
函面

【図1】

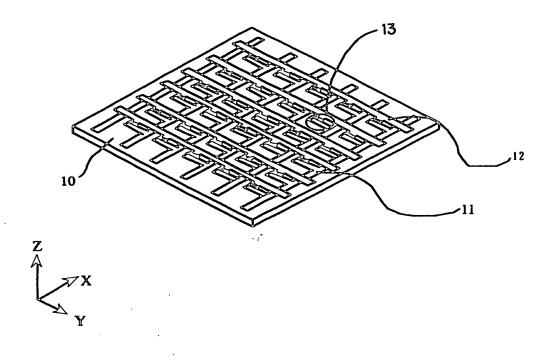




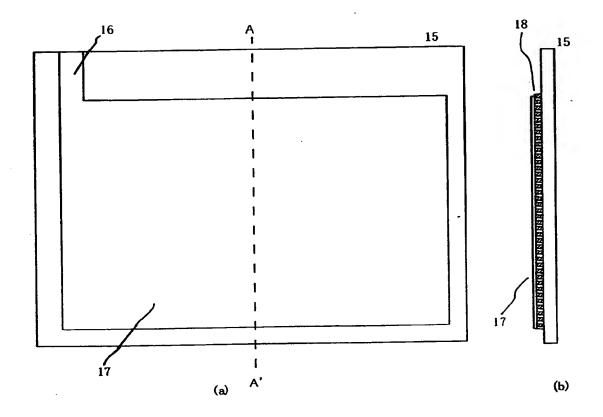
【図2】



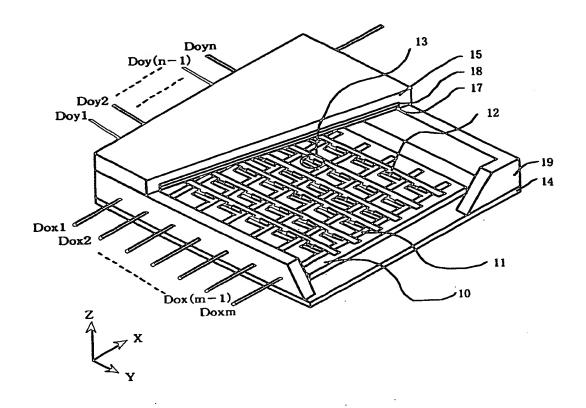
[図3]



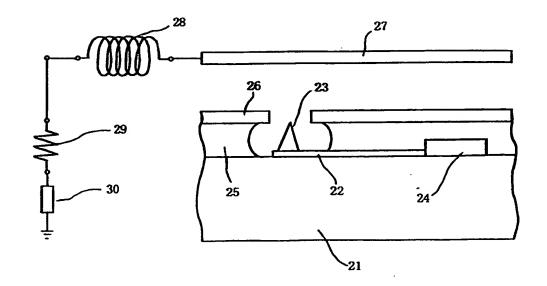
【図4】



[図5]



【図6】



【書類名】 要約書

【要約】

【課題】 製造工程中や製品化後の使用時において異常放電の発生を抑制可能とした信頼性に優れた画像形成装置の製造方法を提供する。

【解決手段】 第一のコンディショニング工程に用いる電極2のシート抵抗値と、第二のコンディショニング工程に用いる電極3のシート抵抗値は異なっており、各工程において用いる電極のシート抵抗は、基板の構成や想定される異物の種類等によって適宜選択されるものであり、第一のコンディショニング工程および第二のコンディショニング工程を適宜選択して行う。

【選択図】 図1





## 出顯人履歷情報

識別番号

[000001007]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都大田区下丸子3丁目30番2号

氏 名 キヤノン株式会社